

1. Japanese Pat. JP-B-HEI-1-51202 (1989)
explained in the specification

PURPOSE: To decrease line loss, by inserting a dielectric layer satisfying a specific condition to a dielectric medium among each conductor flat plate, the dielectric medium and a dielectric strip for suppressing radiation due to bents and the discontinuity of the line.

CONSTITUTION: Two conductor plates 1, 2 are arranged in parallel, the dielectric strip 6 having a larger dielectric constant than that of a medium 5 is inserted to the dielectric medium 5 existing between the flat plates 1 and 2 and dielectric layers 3, 4 are sandwiched between the flat plates 1, 2 and the medium 5 and the strip 6 respectively. The dimensions of the dielectric layers 3, 4 are set to satisfy inequality I, the electric field of electromagnetic waves is polarized in parallel with the flat plates 1, 2 for suppressing the radiation due to the bents and the discontinuity of the line, allowing to decrease the line loss, where ϵ_1 is a specific dielectric constant to the dielectric medium 5, (a) is a distance between the flat plates 1 and 2, (c) is thickness of the dielectric medium 5 and λ_0 is the wavelength of the electromagnetic waves in the dielectric medium 5 in inequality 1.

⑯ 特許公報 (B2)

平1-51202

⑤Int. Cl.

H 01 P 3/16

識別記号

庁内整理番号

⑩⑪公告

平成1年(1989)11月2日

8626-5 J

発明の数 1 (全7頁)

④発明の名称 誘電体線路

②特 願 昭57-99822

④公 開 昭58-215804

②出 願 昭57(1982)6月9日

④昭58(1983)12月15日

⑦発明者 米山務 宮城県仙台市袋原字小平12ノ17

⑦出願人 関商事株式会社 東京都中央区日本橋小網町16-16

⑦出願人 米山務 宮城県仙台市袋原字小平12ノ17

⑦代理人 弁理士 中村 稔 外3名

審査官 清水 康志

1

2

⑤特許請求の範囲

1 2枚の導体平板を平行配置し、該導体平板間に存在する誘電媒質中に該誘電媒質よりも大なる誘電率の誘電体ストリップを挿入してなる誘電体線路において、前記各導体平板と前記誘電媒質及び誘電体ストリップとの間に誘電体層を介在させ、前記誘電体層の前記誘電媒質に対する比誘電率を ϵ_{ri} 、前記導体平板の間隔を a 、前記誘電媒質の厚さを c 、前記誘電媒質内の電磁波の波長を λ_0 とするとき、次の不等式

$$\tan\left(\frac{\pi c}{\lambda_0}\right) < \sqrt{\epsilon_{ri}} \cot\left(\sqrt{\epsilon_{ri}} \pi \frac{a-c}{\lambda_0}\right)$$

を満足するように設定し、電磁波の電界を主として前記導体平板に平行に偏波させて伝送せしめる

ことを特徴とする誘電体線路。

2 前記誘電体層は、前記各導体平板に接着した固体の誘電体膜からなる特許請求の範囲第1項記載の誘電体線路。

3 前記誘電媒質及び前記誘電体層は、空気からなり、前記誘電体ストリップは、支持部材によつて前記導体平板間の空間中に支持されている特許請求の範囲第1項記載の誘電体線路。

4 前記導体平板の間隔 a と前記誘電媒質の厚さ c との比 c/a が、ほど0.4である特許請求の範囲第1項又は第2項又は第3項記載の誘電体線路。

5 前記誘電体ストリップの横断面形状は、ほど正方形である特許請求の範囲第1項又は第2項又

は第3項又は第4項記載の誘電体線路。

発明の詳細な説明

本発明は、ミリ波帯の集積回路用線路等として適した誘電体線路に関するものである。

5 ミリ波集積回路にはマイクロストリップ線路や誘電体線路等が使用されている。このうち、マイクロストリップ線路は、ミリ波帯で伝送損が急増する欠点がある。一方、イメージ線路やインシユラー線路等の誘電体線路は、直線部分での伝送損は小さいが、線路の曲りや不連続部において放射が起り、損失の異常な増加のみならず、近接線路への漏話などの問題点を有している。

10 このような従来の誘電体線路の欠点を解消し、放射をほぼ完全に抑制しうる「非放射性誘電体線路 (Nonradiative Dielectric Waveguide)」と称してよい誘電体線路が本発明者等によつて提案されている。この非放射性誘電体線路では、2枚の導体平板を平行配置し、これら導体平板間に存在する誘電媒質中にその誘電媒質よりも大なる誘電率の誘電体ストリップを挿入し、その誘電体ストリップに沿つて電磁波の電界を主としてそれら導体平板に平行に偏波させて伝送せしめ、それら導体平板の間隔を電磁波の誘電媒質内波長の2分の1以下とすることにより、そのしや断効果で放射を抑制するようしている。

15 一般に、誘電体線路でミリ波集積回路を構成する場合、その回路を小形化するという観点からは、その誘電体ストリップとして $\epsilon_r \geq 10$ 程度の高

誘電率の材料を使用するのが有利である。このことは、前述の非放射性誘電体線路においても言えるが、高誘電率のストリップを使用するとき、この非放射性誘電体線路は、次のような問題点を有している。第1に、誘電体ストリップを極度に偏平にしなければならないので、これは、そのストリップの強度あるいは製作精度の観点からは望ましくないことである。第2に、高次モードの影響により、伝送路の单一モード動作帯域が狭くなってしまう。

本発明の目的は、前述したような誘電体線路の問題点を解消し前述した非放射性誘電体線路を更に改善した誘電体線路を提供することである。

また、本発明の目的は、前述したような誘電体線路の問題点を解消すると共に線路の低損失化をも可能にした誘電体線路を提供することである。

本発明によれば、2枚の導体平板を平行配置し、該導体平板間に存在する誘電媒質中に該誘電媒質よりも大なる誘電率の誘電体ストリップを挿入してなる誘電体線路において、前記各導体平板と前記誘電媒質及び誘電体ストリップとの間に誘電体層を介在させ、前記誘電体層の前記誘電媒質に対する比誘電率を ϵ_{r1} 、前記導体平板の間隔を a 、前記誘電媒質の厚さを c 、前記誘電媒質内の電磁波の波長を λ_0 とするとき、次の不等式

$$\tan\left(\frac{\pi c}{\lambda_0}\right) < \sqrt{\epsilon_{r1}} \cot\left(\sqrt{\epsilon_{r1}} \pi \frac{a - c}{\lambda_0}\right)$$

を満足するように設定し、電磁波の電界を主として前記導体平板に平行に偏波させて伝送せしめることを特徴とする誘電体線路によつて、前述の目的は達成される。

次に、添付図面に基づいて本発明の実施例について本発明をより詳細に説明する。

第1図は、本発明の一実施例としての誘電体線路の部分斜視図を示しており、この実施例の誘電体線路は、2枚の導体平板1及び2を平行配置し、これら導体平板1及び2の間に存在する誘電媒質5中にその誘電媒質5よりも大なる誘電率の誘電体ストリップ6を挿入し、更に、各導体平板1又は2と前記誘電媒質5及び誘電体ストリップ6との間に誘電体層3又は4を介在させてなつてゐる。この誘電体線路は、電磁波を導体平板1及び2と平行に偏波させて伝送する。誘電体層3及び4間の媒質5は、誘電体ストリップ6より誘電

率が小さいという制限以外任意であるが、以下の考察では簡単のため、誘電媒質5は空気であるとしている。これは、実用上、それが空気の場合が最も多いからであるが、一方、これは誘電体ストリップ6や誘電体層3及び4の比誘電率をこの誘電媒質5の誘電率を基にして定義することに相当し、この仮定により議論の一般性が失なわれることがないからでもある。誘電体層3及び4としては、低損失なテフロン（登録商標）やポリエチレンが適しているが、発泡スチレン（比誘電率 $\epsilon_r \approx 1.0$ ）のような空気と同程度に低誘電率、低損失の誘電体も有効である。また、誘電体層3及び4は、このような固体の誘電体物質で形成してもよいが、空気層にて形成してもよい。誘電体層3及び4を固体の誘電体物質で形成する場合には、各導体平板1及び2の内面に誘電体膜3及び4を接着して、その間に誘電体ストリップ6を挟持させるようにすればよいのであるが、誘電体層3及び4を空気層にて形成する場合には、第2図の側面図に略示されよう、導体平板1A及び2Aの間に適当な支持部材7を用いて誘電体ストリップ6Aと各導体平板1A及び2Aとの間に誘電体層3A及び4Aとしての空気層が介在するようにして誘電体ストリップ6Aを空間に浮かすようにする。これら支持部材7は、誘電率の比較的小さい材料で形成されるのがよい。

本発明の前述したような構造の誘電体線路は、導体平板1及び2の内面に絶縁層として働く誘電体層3及び4が設けられていることからして、30「絶縁形非放射性誘電体線路」と称されてよい。このような絶縁形非放射性誘電体線路の動作原理について、以下説明する。第1図の構造において、導体平板1及び2の間隔を a 、誘電体ストリップ6の巾を b 、厚さを c とし、誘電体ストリップ6の誘電媒質5に対する比誘電率を ϵ_{r2} 、誘電体層3及び4の誘電媒質5に対する比誘電率を ϵ_{r1} とし、誘電媒質5中の電磁波の波長を λ_0 とする。先ず、誘電体ストリップ6がなくてそこが誘電媒質5で満たされている場合の導体平板1及び2に平行に偏波した電磁波の伝搬について考えると、導体平板1及び2の間隔 a を、次の不等式

$$\tan\left(\frac{\pi c}{\lambda_0}\right) < \sqrt{\epsilon_{r1}} \cot\left(\sqrt{\epsilon_{r1}} \pi \frac{a - c}{\lambda_0}\right)$$

を満足するように設定すれば、導体平板1及び2

に平行に偏波した電磁波は全て遮断され伝搬できない。これは、誘電体ストリップの曲りや不連続部で発生する放射波が導体平板1及び2の間を通りぬけることができずに抑制されることを意味し、この条件は、この絶縁形非放射性誘電体線路における最も重要な条件の1つである。次に、このような条件のもとで、誘電体層3及び4の間に適当な断面寸法と誘電率の誘電体ストリップ6を挿入すれば、前述の遮断が解け、電磁波は、誘電体ストリップ6に沿つて伝搬できるようになる。これが、この絶縁形非放射性誘電体線路の定的な動作原理である。

また、実用上、絶縁形非放射性誘電体線路は、唯一のモードが伝搬可能な单一モード状態で動作しなければならない。次に、このことについて、種々な誘電体線路の構成における a/λ_0 と $\epsilon_{r1}b/\lambda_0$ との関係を示す第3図から第7図の曲線を参考して説明する。絶縁形非放射性誘電体線路で利用するモードは、通常、 E_{11}^* モードと呼ばれるものであるが、関連する E_{21}^* モード、 E_{12}^* モード等の高次モードも含めて、その遮断曲線を、第3図から第7図に示している。これらの曲線は、誘電体ストリップを誘電率 $\epsilon_{r2}=12$ のスタイキヤスト(Stycast)（米国、エマーソンカミング社の商品名）にて形成したと仮定し、誘電体層を、第3図及び第4図では空気、第5図及び第6図ではポリエチレン($\epsilon_{r1}=2.25$)にて形成したとして求められたものである。また、第3図及び第5図の曲線は、 $c/a=0.4$ 、第4図及び第6図の曲線は、 $c/a=0.6$ 、第7図の曲線は、 $c/a=1.0$ (前述の非放射性誘電体線路に相当する)として、求められたものである。すなわち、これらの各遮断曲線は、等価誘電率法と呼ばれる解析法で算出でき、各曲線を境にその上部領域では対応するモードは伝搬モードとなり、下部領域では遮断モードとなる。従つて、絶縁形非放射性誘電体線路が单一モード動作となるためには、 E_{11}^* モードのみが伝送され、その他の E_{21}^* モード、 E_{12}^* モードが遮断されるように、これらの遮断曲線で囲まれた領域に設計定数を定めればよい。因に、 E_{11}^* モードの遮断曲線より下の領域では電磁波は全く伝搬できず、逆に E_{21}^* モードあるいは E_{12}^* モードの遮断曲線より上の領域では2つ以上のモードが伝搬する、いわゆる多モード伝送となる。

第5図及び第6図の曲線より明らかなように、誘電体層にポリエチレンを用いた場合は、放射波遮断点が前述の非放射性誘電体線路の $a/\lambda_0=0.5$ より小さくなるが、これは回路が小形化できることを意味し、実用上有利である。特に、良質のポリエチレンのように損失正接($\tan\delta=10^{-5}$)の小さな誘電体膜を用いれば伝送損の増加なしに回路の小形化が計れる。更に、ここで注目すべきことは、 $c/a=0.4$ の場合(第3図及び第5図参照)には、 E_{12}^* モードの影響が表われないことがある。これは極めて重要であり、前述の非放射性誘電体線路(第7図参照)に比べて、絶縁形非放射性誘電体線路の動作領域がそれだけ広くなり、伝送帯域幅が拡大されるという実用上の利点を得ることができる。

このように動作する絶縁形非放射性誘電体線路の低損失化について考察するに、誘電体層中で電磁界が導体平板に向つて指數関数的に減少するようすれば、導体平板上の電磁界がそれだけ小さくなり、導体損が軽減できる。等価誘電率法での計算によれば、この条件を満す低損失領域は、第3図、第4図、第5図及び第6図で斜線を施した領域である。この領域内に動作点をとれば導体損が小さくなるが、さらに絶縁形非放射性誘電体線路では、前述の非放射性誘電体線路に比較して誘電体ストリップの断面寸法が小さいため、誘電体損も小さくなる。すなわち、絶縁形非放射性誘電体線路では、導体損、誘電体損とも小さくなるので、それらの和である伝送損もかなり減少する。

このことを実際に示すため、誘電体層を空気にした場合とポリエチレンにした場合における絶縁形非放射性誘電体線路($c/a=0.4$)の伝送損の理論値を、前述の非放射性誘電体線路($c/a=1.0$)の伝送損の理論値と比較して、それぞれ第8図及び第9図に示している。計算では導体平板に銅($\delta=5.8 \times 10^7 s/m$)を仮定し、誘電体ストリップ($\epsilon_{r2}=12$)の損失正接を $\tan\delta=10^{-4}$ と仮定した。第8図及び第9図の曲線から明らかなように、絶縁形非放射性誘電体線路の伝送損は、前述の単なる非放射性誘電体線路の約半分になる。しかも、絶縁形非放射性誘電体線路の導体損は、誘電体損に比べて極めて小さく、伝送損はほとんど誘電体損によって決まる。このことは高純度アルミナ($\epsilon_{r2}=10$ 、 $\tan\delta=0.5 \times 10^{-4}$)のよう

な良質の誘電体ストリップを使用すれば、絶縁形非放射性誘電体線路の伝送損は、さらに減少することを意味し、マイクロストリップ線路に比べて1桁程度小さな伝送損とすることができます。

次に、本発明の絶縁形非放射性誘電体線路の寸*

	絶縁形非放射性 誘電体線路例 I	絶縁形非放射性 誘電体線路例 II	単なる非放射性 誘電体線路例
a/λ_0	0.45	0.45	0.45
$\sqrt{\epsilon_{r-1}} b/\lambda_0$	0.7	0.58	0.53
c/a	0.4	0.6	1.0
$a(\text{mm})$	2.7	2.7	2.7
$b \times c(\text{mm})$	1.27×1.08	1.05×1.62	0.96×2.7
$\lambda g(\text{mm})$	2.85	3.24	3.68
導体損(dB/m)	0.27	0.76	1.87
誘電体損(dB/m)	2.01	2.26	2.37
伝送損(dB/m)	2.28	3.02	4.24
$f = 50\text{GHz}$			
$\epsilon_r = 12$			
$\tan \delta = 10^{-4}$			
$\sigma = 5.8 \times 10^7 (\text{s/mm})$			

この表において、誘電体層は、空気、誘電体ストリップはスタイキヤスト ($\epsilon_{r2} = 12$ 、 $\tan \delta = 10^{-4}$) とし、周波数は50GHzを仮定している。まず、誘電体ストリップの断面寸法 ($b \times c$) を比較すれば、単なる非放射性誘電体線路例 ($c/a = 1.0$) では、 $0.96\text{mm} \times 2.7\text{mm}$ と偏長方形であつて、強度的に弱くなり製作精度も高くしにくいのに対し、特に絶縁形非放射性誘電体線路例 I ($c/a = 0.4$) では、断面寸法が $1.27\text{mm} \times 1.08\text{mm}$ と小形で且つ正方形に近い取扱い易い形状となる。また、管内波長も、絶縁形非放射性誘電体線路例 I では $\lambda_g = 2.85\text{mm}$ 、単なる非放射性誘電体線路例では $\lambda_g = 3.68\text{mm}$ となり、本発明による絶縁形非放射性誘電体線路の方が小さく、回路の小形化にとつて有利である。

第10図は、本発明の絶縁形非放射性誘電体線路の横断面内での電磁界の概略図であり、電界は実線、磁界は破線で示している。この図から明らかのように、電磁界は部分的に誘電体を満たした金属導波管の電磁界に似ていて、減衰性の界がわずかに周囲媒質中に漏れているにすぎない。従つて、本発明の絶縁形非放射性誘電体線路を用いれば、金属導波管回路素子と同様な回路素子をほど

*法上の利点について説明する。本発明の絶縁形非放射性誘電体線路の具体的な設計例及び前述の単なる非放射性誘電体線路の設計例を次の表にまとめて示している。

んど全て実現することができる。第11図AからEは、本発明の絶縁形非放射性誘電体線路のそのような代表的な応用例を平面的に示している。第11図Aは、90°ペンドへの適用例を示し、第11図Bは、方向性結合器への適用例を示し、第11図Cは無反射終端器への適用例を示し、第11図Dはサーチュレータへの適用例を示し、第11図Eはアイソレータへの適用例を示しており、参考符号1B, 1C, 1D, 1E及び1Fは導体平板を示し、6B, 6C, 6D, 6E, 6F及び6Gは、誘電体ストリップを示している。第11図Cの無反射終端器では、吸収膜8を装荷し、第11図Dのサーチュレータ、第11図Eのアイソレータでは、直流磁界印加フェライト9及び9Aをそれぞれ装荷している。特に、これらの無反射終端器、サーチュレータ、アイソレータ等では、吸収膜やフェライトを電界に平行な面に装荷すると特性が改善され、その点、導体平板と誘電体ストリップとの間に空隙のある絶縁形非放射性誘電体線路は便利である。詳述するに、ミリ波集積回路では、伝送路に半導体素子、フェライト、吸収膜等を装荷する場合が多いが、特に、電界に平行な側面、すなわち、導体面に平行な誘電体ストリッ

ブの側面にフェライト、吸収膜等の素子を装荷できることは有利で、サーキュレータや無反射終端等で反射を大幅に軽減できる。しかし、従来の非放射性誘電体線路では誘電体ストリップの導体平板と平行な2つの側面は導体平板の内面に接してしまっているため、その導体面に平行な誘電体ストリップを側面に素子を装荷できない。これに対し、本発明による導体平板と誘電体ストリップとの間に空隙のある絶縁形非放射性誘電体線路では、その空隙部分、すなわち、電界に平行な誘電体ストリップの側面に素子を配設できるので有利である。

尚、誘電体ストリップの横断面形状は、前述の実施例の如く矩形に限らず、円形、楕円形等、導体平板間の中央面に対して対称な形状であれば、15 任意の形状であつてもよい。

前述したように、本発明による絶縁形非放射性誘電体線路は、従来の単なる非放射性誘電体線路と同様に線路の曲りや不連続に起因する放射を抑制できると共に、以下に列挙する如き効果を得ることのできるものである。

- (1) マイクロストリップ線路に比べて約1桁程度、また、従来の単なる非放射性誘電体線路に比べても約50%も伝送損を軽減できる。
- (2) E_{12}^* モードの影響がないため伝送帯域幅を広くとれる。
- (3) 誘電体ストリップの横断面形状を50GHzで1

辺約1mm程度の正方形に近いものとすることができ、従来の単なる非放射性誘電体線路における極端な偏長方形断面の誘電体ストリップと比べて、取扱い易くなると共に、マイクロストリップ線路と比べても遜色がない程度の回路の小形化ができる。

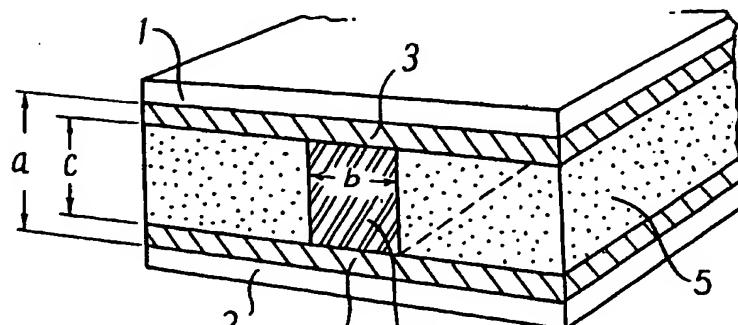
- (4) 半導体素子、フェライト、吸収体等を装荷する場合、誘電体ストリップの全側面、特に、導体平板の内面と平行な側面を利用できるので、回路構成上有利である。

図面の簡単な説明

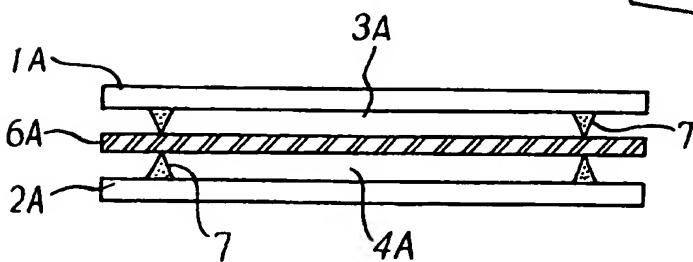
第1図は、本発明の一実施例としての誘電体線路の部分斜視図、第2図は本発明の別の実施例としての誘電体線路の側面図、第3図、第4図、第5図、第6図及び第7図は種々な誘電体線路の構成における各種モードに対する遮断曲線をそれぞれ示す図、第8図及び第9図は本発明による絶縁形非放射性誘電体線路の伝送損の理論値と従来の単なる非放射性誘電体線路の伝送損の理論値とを比較して示す図、第10図は本発明の絶縁形非放射性誘電体線路の横断面内での電磁界の概略図、第11図AからEは、本発明の絶縁形非放射性誘電体線路の代表的な応用例をそれぞれ示す概略平面図である。

1, 2……導体平板、3, 4……誘電体層、5……誘電媒質、6……誘電体ストリップ。

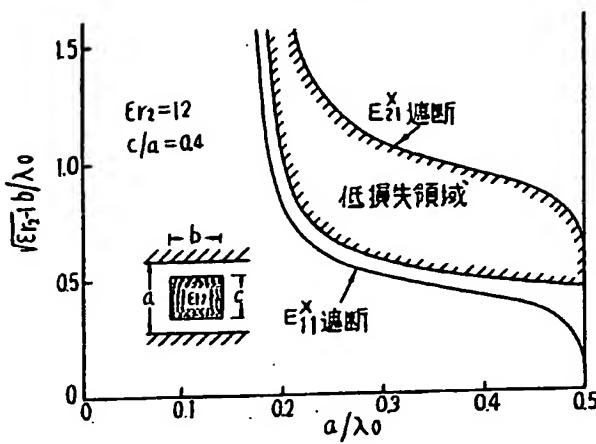
第1図



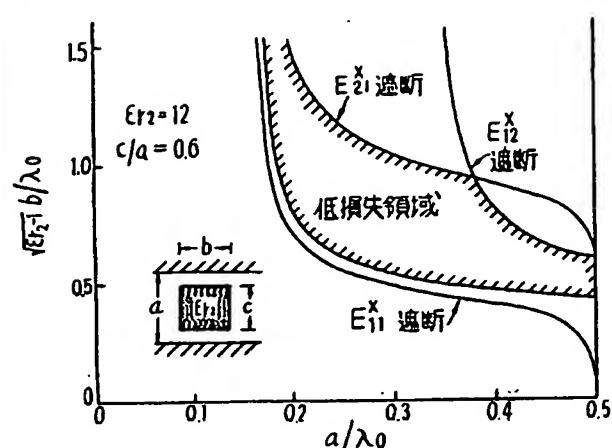
第2図



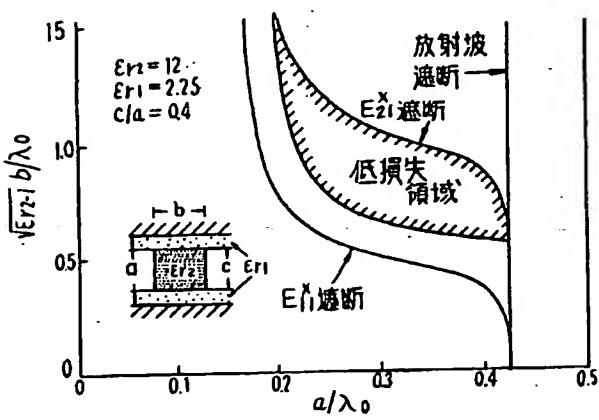
第3図



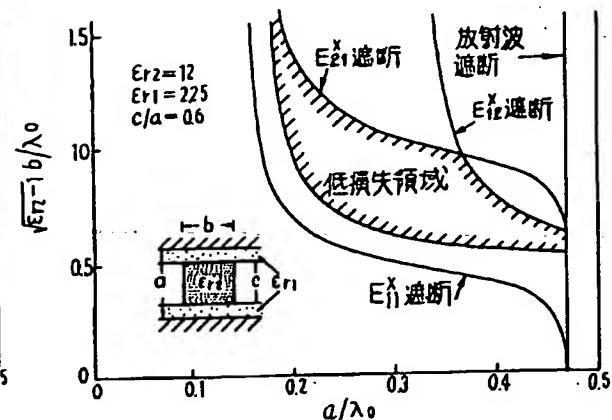
第4図



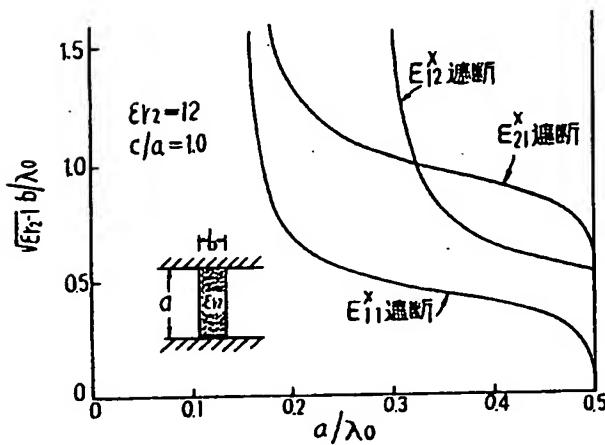
第5図



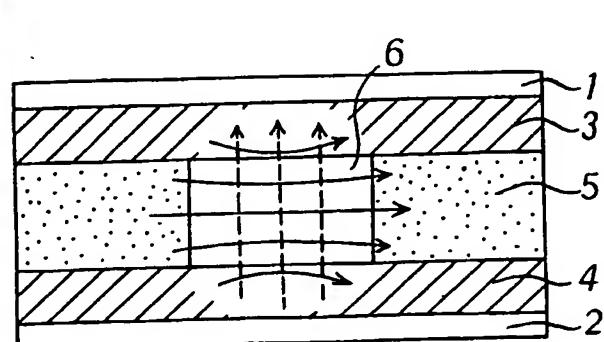
第6図



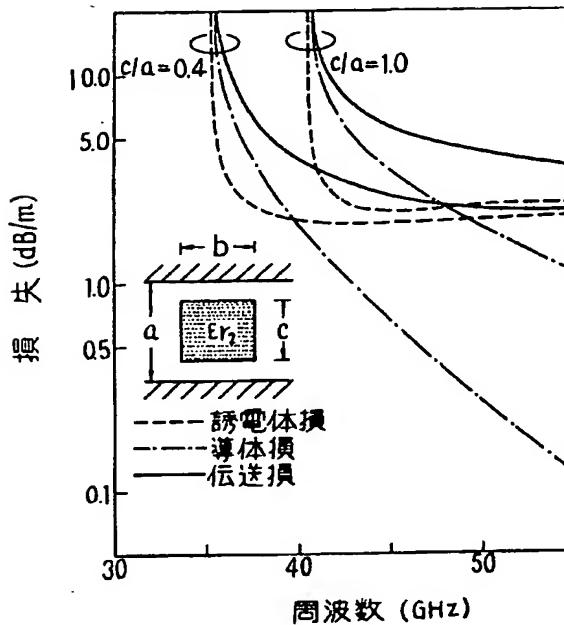
第7図



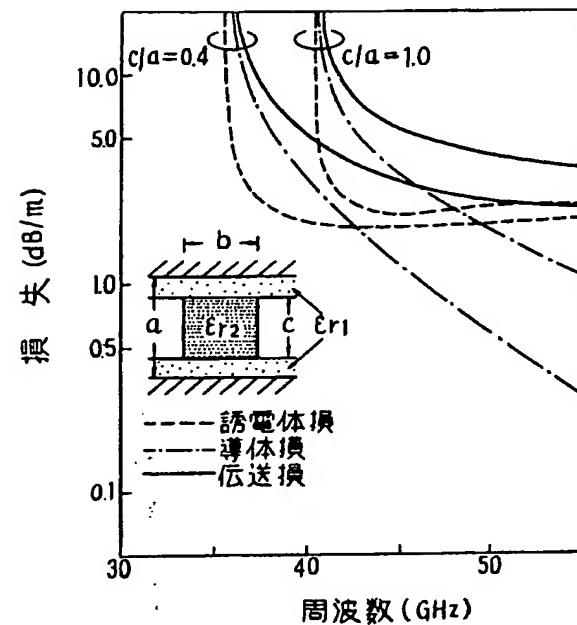
第10図



第8図



第9図



第11図

